



(19)

(11) Publication number:

04096480 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 02213485

(51) Intl. Cl.: H04N 5/335

(22) Application date: 09.08.90

(30) Priority:

(43) Date of application publication: 27.03.92

(84) Designated contracting states:

(71)

Applicant: SONY CORP

(72) Inventor: KOBAYASHI ATSUSHI

(74)

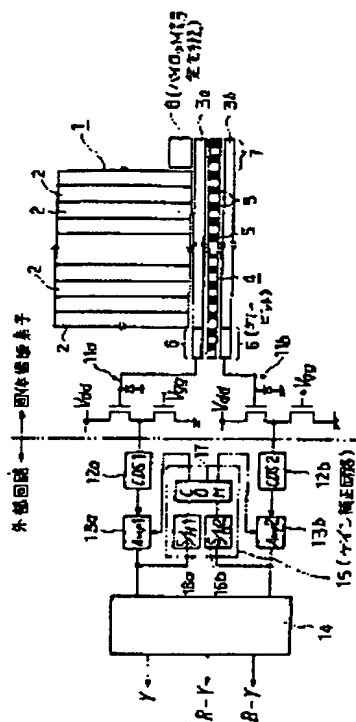
Representative:

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57) Abstract:

PURPOSE: To add a pilot signal for detecting gain into a video signal without changing a rule concerning the timing of the signal by supplying a signal charge to each horizontal register so as to output the pilot signal during a dummy bit output period.

CONSTITUTION: On the side of a transfer destination, horizontal registers 3a and 3b are provided with dummy bits 6, and two signals are simultaneously outputted from the respective horizontal register parts 3a and 3b through output parts respectively. In this solid-state image pickup device, a pilot signal generating means 8 is provided to supply the equal amount of signal charges to the respective horizontal registers 3a and 3b as pilot signals. Then, the signal charges are supplied from the pilot signal generating means 8 to the respective horizontal registers 3a and 3b so as to output the pilot signals during the dummy bit output period. Thus, without changing the rule concerning timing for the output signal of the solid-state image pickup device, gain difference between two circuit systems can be detected by the pilot signals, and control is enabled to eliminate the gain difference based on the detected result.



COPYRIGHT: (C)1992,JPO&Japio

⑫ 公開特許公報(A) 平4-96480

⑤ Int. Cl.⁵

H 04 N 5/335

識別記号

庁内整理番号

F

8838-5C

④ 公開 平成4年(1992)3月27日

審査請求 未請求 請求項の数 1 (全8頁)

④ 発明の名称 固体撮像素子

② 特 願 平2-213485

② 出 願 平2(1990)8月9日

⑦ 発 明 者 小 林 篤 東京都品川区北品川6丁目7番35号 ソニー株式会社内

⑦ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号

⑦ 代 理 人 弁理士 尾川 秀昭

明 細 書

1. 発明の名称

固体撮像素子

2. 特許請求の範囲

(1) 転送先側にダミービットを備えた水平レジスタを2個有し、各水平レジスタからそれぞれ出力部を介して同時に2個の信号を出力する固体撮像素子において、

上記各水平レジスタに等量の信号電荷をパイロット信号として供給するパイロット信号発生手段を有し、

ダミービット出力期間内にパイロット信号が出力されるようにパイロット信号発生手段から各水平レジスタへの信号電荷の供給が行われるようにした

ことを特徴とする固体撮像素子

3. 発明の詳細な説明

以下の順序に従って本発明を説明する。

A. 産業上の利用分野

B. 発明の概要

C. 従来技術【第4図】

a. 構成【第4図】

b. 動作

D. 発明が解決しようとする問題点【第5図】

E. 問題点を解決するための手段

F. 作用

G. 実施例【第1図乃至第3図】

a. 構成【第1図、第2図】

b. 動作【第3図】

H. 発明の効果

(A. 産業上の利用分野)

本発明は固体撮像素子、特に転送先側にダミービットを備えた水平レジスタを2個有し、各水平レジスタからそれぞれ出力部を介して同時に2個の信号を出力する固体撮像素子に関する。

(B. 発明の概要)

本発明は、上記の固体撮像素子において、

固体撮像素子の2つの出力部からの信号を処理する2つの回路系のゲインを検出するためのパイロット信号を、映像信号中に信号のタイミングに関するルールの変更を伴うことなく加えるため、

ダミービット出力期間内にパイロット信号が出力されるようにパイロット信号発生手段から各水平レジスタへの信号電荷の供給が行われるようにしたものである。

(C. 従来技術) [第4図]

CCD等の固体撮像装置においては、一般にフィールド読み出し方式で信号の読み出しをするようになっているが、より解像度を高めるには全画素読み出しを行なうようにする必要がある。そして、全画素読み出しを行なうには1H(水平期間)内に2水平ラインの信号を読み出すことが必要である。

ところで、1Hの期間内に2水平ラインの信号

を読み出すようにするには、水平レジスタを駆動する水平転送用クロックパルスの周波数を従来の2倍の高さにすることが考えられる。しかし、これは少なくとも現状では略不可能である。

そこで考えられるのは、水平レジスタを複数設け、奇数ラインの信号電荷と偶数ラインの信号電荷とを別個の水平レジスタにより同時に水平転送することである。

(a. 構成) [第4図]

第4図はそのようにした固体撮像素子を示すものである。同図において、aはイメージ部で、マトリックス状に配置された多数の受光素子と、該受光素子の各垂直列に対応して設けられたところの信号電荷を垂直方向に転送する垂直レジスタb、b、…とからなる。尚、便宜上受光素子を図示せずイメージ部aには垂直レジスタb、b、…のみがあるかのように示した。

cはイメージ部aの下側に配置された第1の水平レジスタ、dは該第1の水平レジスタcから稍

3

下側に離間してそれと平行に配置された第2の水平レジスタ、eはこの2つの水平レジスタc・d間上に配置された制御ゲートで、その第1及び第2の水平レジスタc・d間における信号電荷の転送を制御する。fは半導体基板表面部の制御ゲートeの下側にあたる位置に1画素ピッチで配置されたチャンネルストッパであり、図では塗りつぶして示してある。

gは第1の水平レジスタcから転送された信号電荷を取り出して出力する第1の出力部、hは第2の水平レジスタdから転送された信号電荷を取り出して出力する第2の出力部である。尚、iは第1の出力部gからの出力信号の雑音を低減する第1のCDS回路(相関二重サンプリング回路)、jは第2の出力部hからの出力信号の雑音を低減する第2のCDS回路、kは第1のCDS回路iの信号を増幅する第1のAGC、lは第2のCDS回路jの信号を増幅する第2のAGC、mはAGCk及びlからの信号より各色信号をサンプリングしたうえで輝度信号Y及び色

4

差信号R-Y、B-Yをつくる信号処理回路である。

尚、第4図においては省略したが、第1及び第2の水平レジスタc、dはイメージ部aと対応する部分から転送先側へ何ビットあるいは何+ビットだけ延長せしめられてダミービット部分となっている。このようなダミービット部分を設けるのはタイミング調整等のためである。

(b. 動作)

次に動作説明をする。

各受光素子において信号電荷の蓄積が終わると、イメージ部aの下から数えて第1番目のラインの信号電荷をパラレルに第1の水平レジスタcに転送し、更に制御ゲートeによりその第1のラインの信号電荷を第2の水平レジスタdへ転送する。次に、イメージ部aの下から数えて第2番目のラインの信号電荷を第1の水平レジスタcに転送する。その後、第1及び第2のラインの信号電荷を第1及び第2の水平レジスタc、dによっ

5

6

て同時に転送し、2つの出力部g及びhから映像信号を固体撮像素子外部へ同時に出力する。これ等の動作を1H期間毎に繰返す。

尚、このように2つの水平レジスタを有し、これから2つの映像信号を同時に出力するようにした固体撮像装置に関しては例えば特開昭62-92587号公報等によって研究の成果が紹介されている。

(D. 発明が解決しようとする問題点)

【第5図】

ところで、第4図に示すような固体撮像装置には、固体撮像素子が2つの出力部を有し、2つの回路系があるため、2つの回路系のゲイン差によって横縞やフリッカーが生じるという問題があった。

特に、インターレース読み出しを行う場合、同じ受光素子(画素)からの信号が奇数フィールドと偶数フィールドとで異なる水平レジスタc、dによって転送されて異なる出力部g、hから出

力されるので、2つの水平レジスタc・d間のゲイン差にあることは無視できないことになる。そこで、この同じ受光素子からの信号が奇数フィールドと偶数フィールドとで異なる回路系を通るという点について、第5図に従って詳細に説明すると次のとおりである。

同図は、一つの垂直列の受光素子(B0、A0、B1、A1、B2、A2)において蓄積された信号電荷に着目し、その信号電荷の奇数フィールドと偶数フィールドにおける流れを比較して示すものである。

奇数フィールドにおいては、B0とA0が、B1とA1が、B2とA2がペアとなり、ペアとなった信号が2つの水平レジスタc、dによって同時に読み出される。ペアとなる2つの水平ラインの信号のうち上側の方A0、A1、A2、…は第1の水平レジスタcによって転送される。この第1の水平レジスタcによって転送される信号の流れは太い矢印によって示した。一方、ペアとなる2つの水平ラインの信号のうち下側の方B0、

7

B1、B2、…は第2の水平レジスタdによって転送される。この第2水平レジスタdによって転送される信号の流れは細い矢印によって示した。尚、矢印の太い細いは信号電荷量等の違いを示すものではない。

それに対して、偶数フィールドにおいてはA0とB1が、A1とB2がペアとなり、ペアとなった信号が2つの水平レジスタc、dによって同時に読み出される。そして、ペアとなる2つの水平ラインのうち上側の方B1、B2、…は第1の水平レジスタcによって、下側の方A0、A1、…は第2の水平レジスタdによって転送される。

従って、各受光素子はそれぞれ奇数フィールドか偶数フィールドかで転送される水平レジスタが異なることになる。即ち、A0、A1、A2、…は奇数フィールドでは第1の水平レジスタcによって転送され、偶数フィールドでは第2の水平レジスタdによって転送される。また、B0、B1、B2、…は奇数フィールドでは第2の水平

8

レジスタdによって転送され、偶数フィールドでは第1の水平レジスタcによって転送される。

そのため、同じ信号がフィールドによって異なる回路系(チャンネル)によって処理されることになる。これは、2つの回路系の間にゲインの差があると横縞、フリッカー等を生じる原因となる。

勿論、同じ信号がフィールドによって異なる回路系を通るという問題をなんらかの手段により解決したとしても2つの回路系にゲイン差があることは好ましいことではない。ゲイン差をなくすようにすることは2つの出力部を有した固体撮像素子において不可欠といえる。

そこで、本願発明者等は固体撮像素子の2つの出力部から出力された信号を処理する2つの回路系(チャンネル)のゲインを同一になるように制御することを思いついた。しかし、ゲインが互いに同一になるように制御するにはその2つの回路系のゲインを検出できるようにする必要がある。そこで、本願発明者等がその2つの回路系のゲイ

ンを検出する方法を模索したところ2つの水平レジスタに等量の信号電荷をパイロット信号として注入し、固体撮像素子外部においてそのパイロット信号のゲイン差を検出し、そのゲイン差の検出結果に基づいて回路系内のアンプのゲインをそのゲイン差がなくなるようにコントロールするという着想を得た。

しかし、固体撮像素子の出力信号中にパイロット信号を入れることによって出力信号を規定していたタイミングに関する今までのルールに変更を生じるものであってはならない。そこで、本願発明者は出力信号に関するルールの変更を伴うことなくパイロット信号の挿入をする方法を模索したところ、固体撮像素子には第4図では示さなかったが水平レジスタの転送先側にダミービットが設けられ、タイミング補正ができるようになっていることに着目し本発明を案ずるに至ったのである。

即ち、本発明は、固体撮像素子の2つの出力部からの信号を処理する2つの回路系のゲインを検出するためのパイロット信号を、映像信号中に信

号のタイミングに関するルールの変更を伴うことなく加えることを目的とする。

(E. 問題点を解決するための手段)

本発明固体撮像素子は上記問題点を解決するため、ダミービット出力期間内にパイロット信号が出力されるようにパイロット信号発生手段から各水平レジスタへの信号電荷の供給が行われるようにすることを特徴とする。

(F. 作用)

本発明固体撮像素子によれば、ダミービット出力期間は単にタイミングの調整をするために設けられているものであり、その期間内の信号は映像信号ではなくまた映像信号としても処理されない。従って、その期間にパイロット信号を出力すれば、固体撮像素子の出力信号についてのタイミングに関するルールの変更を伴うことなくパイロット信号による2つの回路系のゲイン差を検出することができ、その検出結果に基づくゲイン差

1 1

をなくすゲインコントロールが可能になる。

(G. 実施例)【第1図乃至第3図】

以下、本発明固体撮像素子を図示実施例に従って詳細に説明する。

第1図乃至第3図は本発明固体撮像素子の一つの実施例を説明するためのもので、第1図は固体撮像素子の構成図である。

(a. 構成)【第1図、第2図】

図面において、1はイメージ部で、マトリックス上に配置された多数(数十万〜数百万)の受光素子と、該受光素子の各垂直列に対応して設けられた垂直レジスタ2、2、…とからなる。尚、便宜上受光素子を図示せずイメージ部1には垂直レジスタ2、2、…のみがあるかのように示した。

3aはイメージ部1の下側に配置された第1の水平レジスタ、3bは該第1の水平レジスタ3aの下側にこれと稍離間して平行に配置された第2の水平レジスタ、4はこの2つの水平レジ

1 2

スタ3a、3b間上に配置された制御ゲートで、この2つの水平レジスタ3a・3b間における信号の転送を制御する。5、5、…は半導体基板表面部の制御ゲート4の下側にあたる位置に1画素ピッチで配置されたチャンネルストッパであり、図では塗りつぶして示してある。

6は水平レジスタ3a、3bをイメージ部1と対応する部分から転送先側へ延長せしめてなるダミービット部で、タイミング補正等のために設けられており、そのビット数は品種によって異なるが数ビット乃至数十ビットである。

7は水平レジスタ3a・3b及び制御ゲート4をイメージ部1と対応する部分から反ダミービット部分側へダミービット部6と略同じビット数延長させたパイロット信号注入部分、8は該パイロット信号注入部分7へパイロット信号となる信号電荷を供給するパイロット信号発生部で、第2図に示すように、インプットソース領域9と、第1のインプットゲート10aと、第2のインプットゲート10bとからなる。

1 3

1 4

上記インプットソース領域9は図面上ではパイロット信号注入部7と同じビット数分に形成されているかのように示したが、実際は各ビットが独立し、所定のタイミングで一定量以上、具体的にはパイロット信号として必要なレベル以上の信号電荷を発生する。インプットゲート10a及び10bは転送用パルスを受けてインプットソース領域9内のパイロット信号となる信号を水平レジスタ3a、3bへ転送するが、その際、信号電荷の量を一定量に規定する役割も果たす。尚、パイロット信号の発生タイミングについては後で詳述する。

11a、11bは第1及び第2の水平レジスタ3a、3bから転送された信号電荷を電圧に変換して出力する第1及び第2の出力部、12a、12bは第1及び第2の出力部11a、11bの信号からノイズ(リセット雑音)を取り除く第1及び第2のCDS(相関二重サンプリング回路)、13a、13bは第1及び第2のCDS12a、12bの出力信号を増幅するアン

プであり、少なくともそのうちの一方のアンプは利得制御可能とされている。そして、固体撮像素子内の出力部11a、固体撮像素子外のCDS12a、アンプ13aによって第1の回路系(第1のチャンネル)が構成され、固体撮像素子内の出力部11b、固体撮像素子外のCDS12b、アンプ13bによって第2の回路系(第2のチャンネル)が構成される。

14はアンプ13a、13bから出力された信号から各色信号をサンプリングし、更にそのサンプリングした色信号を処理して輝度信号Y及び色差信号R-Y、B-Yをつくる信号処理回路である。

15はゲイン補正回路で、第1及び第2のアンプ13a、13bの出力信号からパイロット信号をサンプリングする第1及び第2のサンプルホールド回路16a、16bと、該第1及び第2のサンプルホールド回路を比較する比較回路17からなる。この比較回路17の出力信号は一方のアンプ(利得制御可能なアンプ)、例えばアンプ

15

13aに利得制御信号として入力される。この利得制御信号は、第1のアンプ13aの出力信号からサンプリングしたパイロット信号のレベルが第2のアンプ13bの出力信号からサンプリングしたパイロット信号のレベルよりも低いときは例えば高いレベルになって第1のアンプ13aのゲインを上昇せしめ、逆のときは例えば低いレベルになって第1のアンプ13aのゲインを低下せしめる。

比較回路17から互いに逆相となる2つの出力信号を第1及び第2のアンプ13a、13bへ利得制御信号を送出するようにしても良い。この場合、両方のアンプ13a、13bとも利得制御可能であることが必要である。そして、第1のアンプ13aの出力信号からサンプリングしたパイロット信号のレベルが第2のアンプ13bの出力信号からサンプリングしたパイロット信号のレベルよりも低いときは2つの利得制御信号によって第1のアンプ13aのゲインを上昇せしめると共に、第2のアンプ13bのゲインを低下せしめ

16

る。逆のときは第1のアンプ13aのゲインを低下せしめ、第2のアンプ13bのゲインを上昇せしめる。

(b. 動作) [第3図]

第3図(A)はパイロット信号の発生タイミングの一つの例を示すタイムチャートである。本例は1水平同期毎にパイロット信号を発生するもので、水平同期信号HDと同期して、換言すればブラッキング期間中にインプットソース領域9から水平レジスタ3a、3bへ一定量の信号電荷をパイロット信号としてインプットゲート10a、10bの動きにより注入する。すると、固体撮像素子の出力信号(この出力信号は2つあるが便宜上1つのみを示す)中に注入後1水平期間よりもやや長い期間遅れてパイロット信号が発生する。このパイロット信号は第1の出力部11aから出力される出力信号中のものも第2の出力部11bから出力されるものもレベルが同一である。なぜならば、インプットソース領域9から水

17

—573—

18

平レジスタ3a及び3bに転送される信号電荷の量がインプットゲート10a、10bにより規定されているからである。このパイロット信号の出力信号中における発生タイミングはダミービットのそれと合致する（但し、注入から1水平期間遅れてはいる。）ようになっており、しかもパイロット信号発生期間の長さはダミービット期間の長さと同様にされている。これは、パイロット信号を出力信号中に入れることによって固体撮像素子の出力信号についてのルール変更（出力信号中の各信号のタイミング変更等）が生じないようにするためである。尚、パイロット信号の発生期間の長さ（要するにパイロット信号のパルス幅）はダミービット期間の長さよりも短くても良い。

尚、第3図（B）に示すようにパイロット信号を1垂直周期毎に発生するようにしても良い。図中VDは垂直周期信号である。

このような固体撮像装置によれば、2つの回路系（チャンネル）に、即ち、出力部11a、CDS12a、アンプ13aからなる回路系と、

出力部11b、CDS12b、アンプ13bからなる回路系との間にゲイン差がある場合には、それがアンプ13aと13bの出力信号中のパイロット信号のレベル差となって現われる。そして、このレベル差がサンプルホールド回路16a、16bの出力信号を比較する比較回路17によって検出され、この検出信号がそのレベル差をなくす方向にアンプ13aと13bの一方又は双方のゲインをコントロールする、換言すればアンプ13aと13bのゲイン差をなくすようにゲインをコントロールする。従って、常に2つの回路系にゲイン差が存在しないように回路状態が保たれる。

従って、2つの回路系にゲイン差が生じることによる弊害、即ち横縞やフリッカーの発生がなくなる。

そして、パイロット信号はダミービット出力期間中に出力されるので、映像信号の処理に悪影響を及ぼす虞れがなく、従って、出力信号に関してルール変更の必要もない。

19

（H. 発明の効果）

以上に述べたように、本発明固体撮像素子は、転送先側にダミービットを備えた水平レジスタを2個有し、各水平レジスタからそれぞれ出力部を介して同時に2個の信号を出力する固体撮像素子において、上記各水平レジスタに等量の信号電荷をパイロット信号として供給するパイロット信号発生手段を有し、ダミービット出力期間内にパイロット信号が出力されるようにパイロット信号発生手段から各水平レジスタへの信号電荷の供給が行われるようにしたことを特徴とするものである。

従って、本発明固体撮像素子によれば、ダミービット出力期間は単にタイミングの調整をするために設けられているものであり、その期間内の信号は映像信号ではなくまた映像信号としても処理されない。従って、その期間にパイロット信号を出力すれば、固体撮像素子の出力信号についてのタイミングに関するルールの変更を伴うことなく

20

パイロット信号により2つの回路系のゲイン差を検出することができ、延いてはその検出結果に基づくゲイン差をなくすゲインコントロールが可能になる。

4. 図面の簡単な説明

第1図乃至第3図は本発明固体撮像素子の一つの実施例を説明するためのもので、第1図は固体撮像装置の模式的構成図、第2図はパイロット信号発生手段の構成図、第3図（A）、（B）はパイロット信号の発生タイミングの各別の例を示すタイムチャートで、同図（A）は1水平周期にパイロット信号を発生する例を示し、同図（B）は1垂直周期にパイロット信号を発生する例を示し、第4図は固体撮像装置の従来例を示す模式的構成図、第5図は発明が解決しようとする問題点を説明するための信号の流れ図である。

符号の説明

2・・・垂直レジスタ、

21

—574—

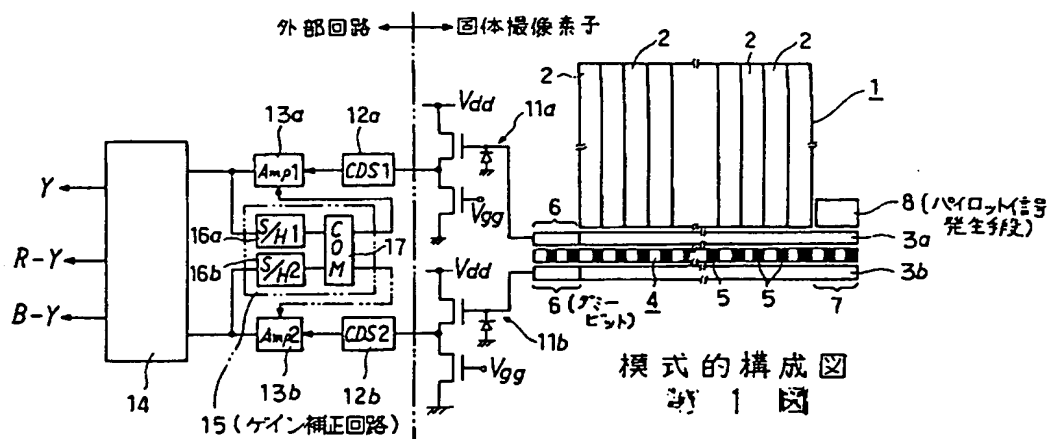
22

- 3a・・・第1の水平レジスタ、
 3b・・・第2の水平レジスタ、
 6・・・ダミービット、
 8・・・パイロット信号発生手段、
 11a・・・第1の出力部、
 11b・・・第2の出力部、
 12a・・・第1のCDS、
 12b・・・第2のCDS、
 13a・・・第1のアンプ、
 13b・・・第2のアンプ、
 15・・・ゲイン補正回路。

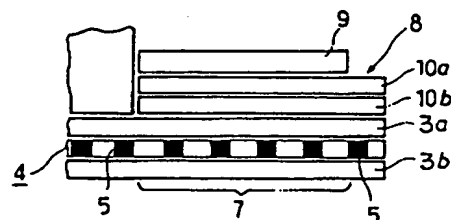
出願人 ソニー株式会社
 代理人弁理士 尾川 秀昭



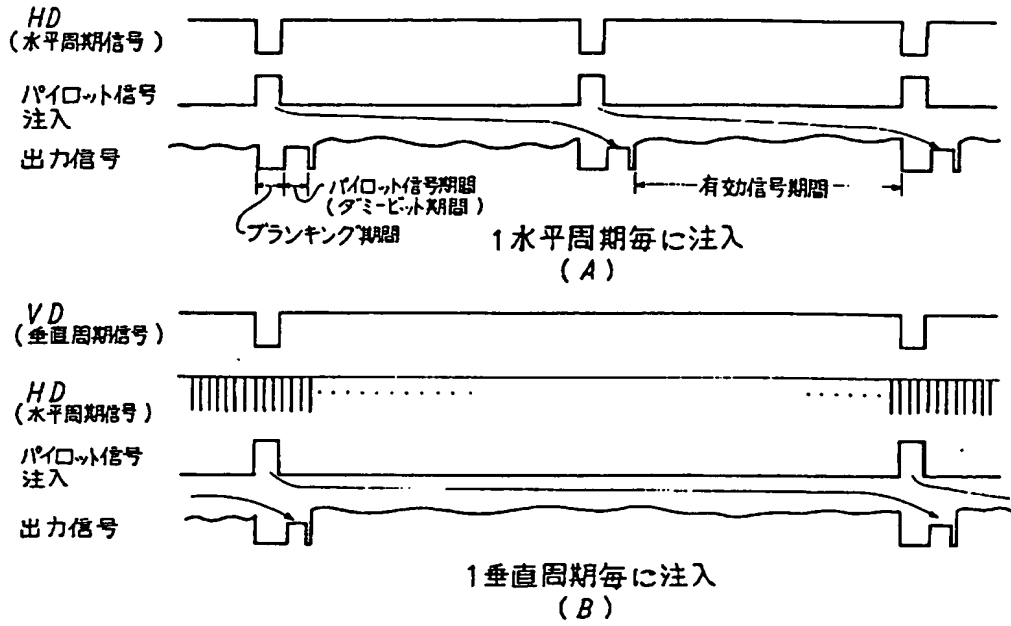
2 3



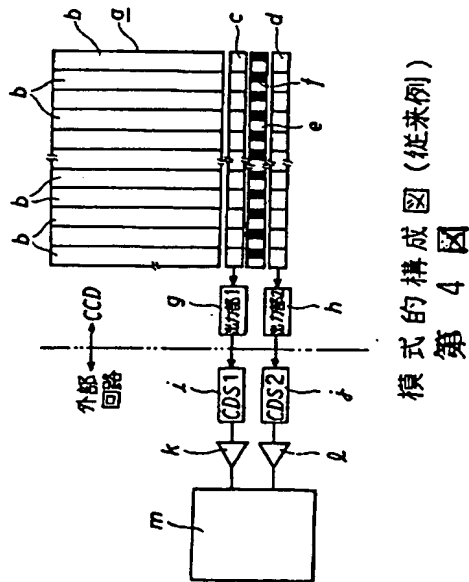
- 3a・・・第1の水平レジスタ
 3b・・・第2の水平レジスタ
 11a・・・第1の出力部
 11b・・・第2の出力部



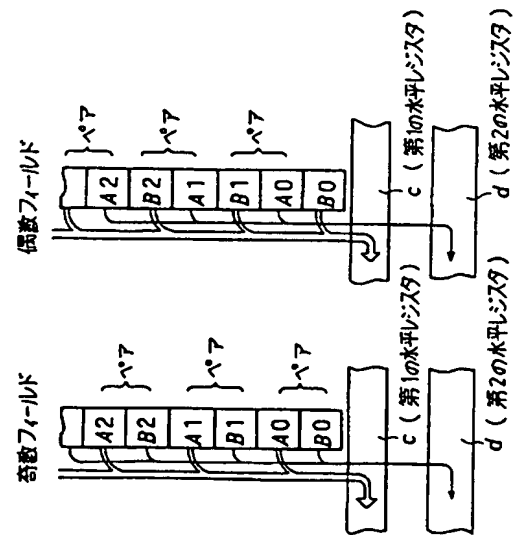
パイロット信号発生手段の構成図
第 2 図



タイムチャート
第 3 図



模式的構成図 (従来例)
第 4 図



信号の流れ図 (問題点説明)
第 5 図